

PAT-NO: JP02002111960A

DOCUMENT-IDENTIFIER: JP 2002111960 A

TITLE: IMAGE-INPUTTING DEVICE

PUBN-DATE: April 12, 2002

INVENTOR-INFORMATION:

NAME	COUNTRY
TAKIZAWA, TERUO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SEIKO EPSON CORP	N/A

APPL-NO: JP2000294328

APPL-DATE: September 27, 2000

**INT-CL (IPC): H04N001/028, G06T001/00 , H01L027/146 , H01L031/10 ,
H04N005/335**

ABSTRACT:

PROBLEM TO BE SOLVED: To provide an image-inputting device with high charge transfer efficiency and improved noise characteristics by solving the problem that one portion of carriers is diffused into a semiconductor substrate since a plurality of pixels are arranged on the substrate.

SOLUTION: In the image-inputting device, a plurality of pixels containing

a

light receiving element 51 for generating a carrier according to detected light

and a switching transistor 52 for turning on or off the leading of the accumulated carriers by the light receiving element 51 are arranged on a substrate. The substrate in structure where a semiconductor layer is formed on

an insulating layer 54 is adopted. Since a light-sensitive element and a switching element are formed on an insulator, the carrier that is generated by

light input is not diffused into the substrate, thus capturing the carrier without losing it, and hence improving charge transfer efficiency and noise characteristics.

COPYRIGHT: (C)2002,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-111960

(P2002-111960A)

(43) 公開日 平成14年4月12日 (2002. 4. 12)

(51) Int. Cl. ⁷	識別記号	F I	キーワード (参考)
H 0 4 N 1/028		H 0 4 N 1/028	A 4 M 1 1 8
G 0 6 T 1/00	4 2 0	G 0 6 T 1/00	4 2 0 G 5 B 0 4 7
H 0 1 L 27/146		H 0 4 N 5/335	E 5 C 0 2 4
31/10			U 5 C 0 5 1
H 0 4 N 5/335		H 0 1 L 27/14	C 5 F 0 4 9
審査請求 未請求 請求項の数 5 O L (全 5 頁) 最終頁に続く			

(21) 出願番号 特願2000-294328 (P2000-294328)

(22) 出願日 平成12年9月27日 (2000. 9. 27)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 滝澤 照夫

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外1名)

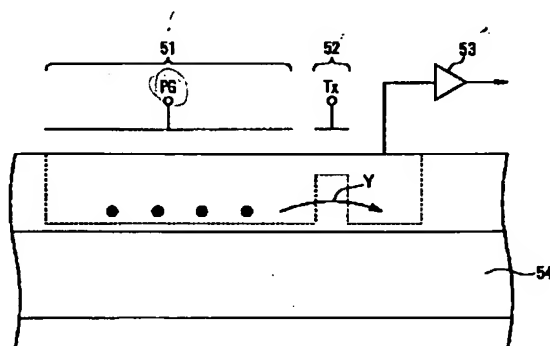
最終頁に続く

(54) 【発明の名称】 画像入力装置

(57) 【要約】

【課題】 より電荷転送効率の高い画像入力装置を実現する。

【解決手段】 検出した光に応じてキャリアを発生する受光素子51と、この受光素子51によって蓄積されたキャリアの導出をオンオフ制御するためのスイッチングトランジスタ52を含む画素が基板上に複数配列されることによって構成される画像入力装置において、絶縁層54の上に半導体層を形成した構造を有する基板を採用する。絶縁体の上に光感応性素子及びスイッチング素子を形成しているので、光入力によって発生したキャリアが基板中に拡散することがなく、キャリアを喪失することなく捕集できる。よって、電荷転送効率及びノイズ特性が向上する。



【特許請求の範囲】

【請求項1】 検出した光に応じてキャリアを発生する光感性素子と、前記光感性素子によって発生されたキャリアの導出をオンオフ制御するためのスイッチング素子とを含む画素が基板上に複数配列されることによって構成される画像入力装置であって、前記基板は、絶縁層の上に半導体層を形成した構造を有することを特徴とする画像入力装置。

【請求項2】 請求項1記載の画像入力装置において、前記スイッチング素子がオン状態になることによって導出されるキャリアによる電気信号を増幅する増幅回路を、前記基板上に複数配列された画素のそれぞれに設けたことを特徴とする画像入力装置。

【請求項3】 請求項1又は2に記載の画像入力装置において、蓄積された前記キャリアをリセット状態に制御するリセット用素子と、前記スイッチング素子によって導出されるキャリアを前記増幅回路に入力するための画素選択用素子とを更に含むことを特徴とする画像入力装置。

【請求項4】 請求項1～3のいずれかに記載の画像入力装置において、前記光感性素子と前記スイッチング素子とが前記基板上に同心円形状に形成されてなることを特徴とする画像入力装置。

【請求項5】 請求項1～4のいずれかに記載の画像入力装置において、前記基板の絶縁層と支持基板界面とを剥離し、この剥離面から光を入力するようにしたことを特徴とする画像入力装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は画像入力装置に関し、特に画素が基板上に複数配列されることによって構成される画像入力装置に関する。

【0002】

【従来の技術】一般に、この種の画像入力装置は、アクティブピクセルセンサ(Active Pixel Sensor; 以下、APSと呼ぶ)として知られている(例えば、E. Fossum, "Active Pixel Sensors: Are CCD's Dinosaurs?", SPIE, vol. 1900, pp2-14)。このAPSは、図4に示されているように、縦方向及び横方向に多数設けられた信号線の各交点に、画素50を設けた構成になっている。すなわち、1つの画素50は、フォトダイオード等の受光素子51と、その出力を増幅する増幅器53と、受光素子51の出力を増幅器53に入力するためのスイッチングトランジスタ52とを含んで構成されている。かかる構成において、横方向に設けられている信号線によって選択された画素内のトランジスタ52がオン状態になると、その画素の受光素子51の出力が増幅器53によって増幅され、縦方向に設けられている信号線に導出される。

【0003】さらに、APSの動作原理について図5を参照して説明する。同図には、APSを構成する各画素の断面構造が示されている。

【0004】同図を参照すると、画素50は、半導体基板表面に設けられたフォトゲート端子PGを含む受光素子51と、ゲート端子Txを含むスイッチングトランジスタ52と、フォトダイオード51の出力を、スイッチングトランジスタ52を介して入力して増幅する増幅器53とから構成されている。同図において、光を受けることにより、フォトゲート端子PGを透過してシリコン層内にキャリアが発生する。このキャリアは、端子Txの下部を介して図中の矢印Yのように移動し、増幅器53に入力される。そして、このキャリアによる電流を増幅した信号が増幅器53から導出される。

【0005】また、上記文献には、APSの応用技術として、vertical APS、CMD (charge modulation device)等のデバイス構造が記載されている。

【0006】一方、CMDは図6に示されているように、ソース端子Sに対して同心円形状にフォトゲート端子PG、さらにはドレイン端子Dが設けられている。すなわち、MOSトランジスタがシリコン基板1上に構成されている。かかる構成において、MOS構造の界面にキャリアが蓄積され、この蓄積領域を同心円形状の埋め込みNチャネルMOSトランジスタが取り囲むことになる。そして、このトランジスタが選択されることにより、蓄積されたキャリアが読み出される。読出されたキャリアによる電流は、同図中に示されていない増幅器によって電圧に変換される。

【0007】

【発明が解決しようとする課題】上述した図5、図6に示されている画像入力装置においては、いずれも半導体基板中にキャリアの一部が拡散してしまうという問題点があった。これにより、各画素における電荷転送効率の低下を招くことになる。また、各画素が半導体基板を通じて電気的に接続されていることから、ノイズ特性が劣化するという問題点があった。

【0008】本発明は上述した従来技術の欠点を解決するためになされたものであり、その目的は電荷転送効率が高く、ノイズ特性の良い画像入力装置を提供することである。

【0009】

【課題を解決するための手段】本発明による画像入力装置は、検出した光に応じてキャリアを発生する光感性素子と、前記光感性素子によって発生されたキャリアの導出をオンオフ制御するためのスイッチング素子とを含む画素が基板上に複数配列されることによって構成される画像入力装置であって、前記基板は、絶縁層の上に半導体層を形成した構造を有することを特徴とする。絶縁体の上に光感性素子及びスイッチング素子を形成し

ているので、光入力によって発生したキャリアが基板中に拡散することがなく、キャリアを喪失することなく捕集できる。よって、電荷転送効率を高め、なおかつノイズ特性をも向上させることができる。なお、前記スイッチング素子がオン状態になることによって導出されるキャリアによる電気信号を増幅する増幅回路を、前記基板上に複数配列された画素のそれぞれに設けたことを特徴とする。これにより、APSについて本発明を適用できる。

【0010】そして、蓄積された前記キャリアをリセット状態に制御するリセット用素子と、前記スイッチング素子によって導出されるキャリアを前記増幅回路に入力するための画素選択用素子とを更に設ければ、*Lateral APS*について本発明を適用できる。また、前記光感応性素子と前記スイッチング素子とを前記基板上に同心円形状に形成すれば、CMDについて本発明を適用できる。

【0011】なお、前記基板の絶縁層と支持基板界面とを剥離し、この剥離面から光を入力するようにしても良い。

【0012】

【発明の実施の形態】次に、図面を参照して本発明の実施の形態について説明する。なお、以下の説明において参照する各図では、他の図と同等部分は同一符号によって示されている。

【0013】図1は本発明による画像入力装置の実施の一形態を示す断面構造図である。同図に示されているように、本実施形態による画像入力装置は、図5の構成とは異なり、絶縁層54が設けられている。したがって、この画像入力装置はSOI(*silicon on insulator*)構造となるため、光入力によって発生したキャリアはシリコン基板中に拡散することはない。したがって、キャリアを喪失することなく捕集できるので、電荷転送効率を高めることができる。

【0014】次に、他の実施形態である図2を参照すると、CMDの場合においても、絶縁層54が設けられ、SOI構造をなることになる。このため、キャリアがシリコン基板1中に拡散することはない。よって、喪失することなくキャリアを捕集でき、電荷転送効率を高めることができる。

【0015】ここで、画像入力装置における吸収波長と

絶縁層54の膜厚との関係について説明する。単結晶シリコンにおける吸収係数の波長依存性が図3に示されている。同図においては、縦軸が吸収係数 $[cm^{-1}]$ で、横軸が波長 $[\mu m]$ である。同図を参照すると、可視光領域の400~800[nm]におけるシリコンの吸収係数はおよそ $10^3[cm^{-1}]$ 以上ある。従って、受光素子領域の単結晶シリコン層の膜厚は1 $[\mu m]$ 以上あることが望ましい。

【0016】図1に戻り、受光素子51のフォトゲートPGの下部と、スイッチングトランジスタ52のゲートTxの下部とでは、シリコンの厚さを異なるものにするのが望ましい。具体的には、後者よりも前者を厚くする。これにより、受光素子51の吸収波長の範囲を広くすることができる。

【0017】なお、絶縁基板上に形成する光感応性素子は、PINフォトダイオードでも良い。PINフォトダイオードを絶縁基板上に形成する場合には、厚み方向にP、I、Nの各領域を並べることが難しいので、それらの各領域を水平方向に並べれば良い。

20 【0018】

【発明の効果】以上説明したように本発明は、絶縁層の上に画像入力装置を形成することにより、キャリアが基板中に拡散せず、喪失することなくキャリアを捕集でき、電荷転送効率を高め、なおかつノイズ特性を向上できるという効果がある。

【図面の簡単な説明】

【図1】本発明による画像入力装置の実施の一形態を示す図である。

【図2】本発明による画像入力装置の他の実施形態を示す図である。

【図3】吸収係数の波長依存性を示す特性図である。

【図4】一般的な画像入力装置の構成を示す図である。

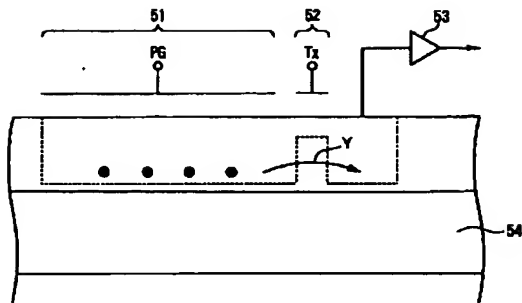
【図5】APSの各画素の構成を示す図である。

【図6】APSの他の応用例を示す図である。

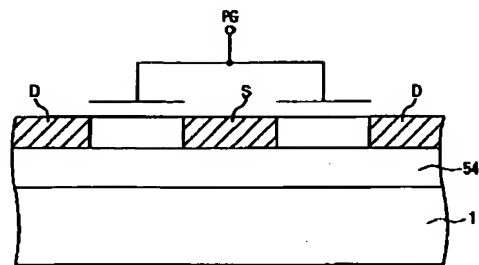
【符号の説明】

- 50 画素
- 51 受光素子
- 52 トランジスタ
- 53 増幅器
- 40 54 絶縁層

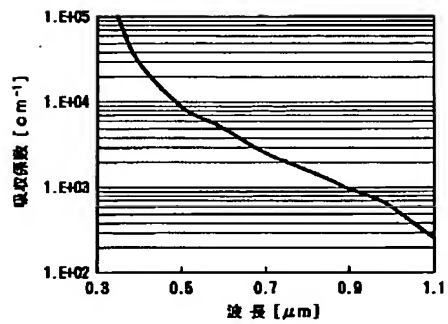
【図1】



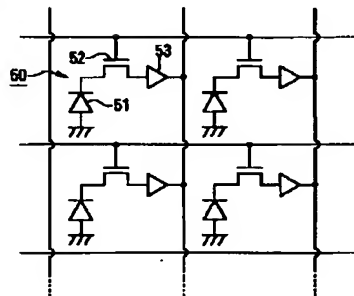
【図2】



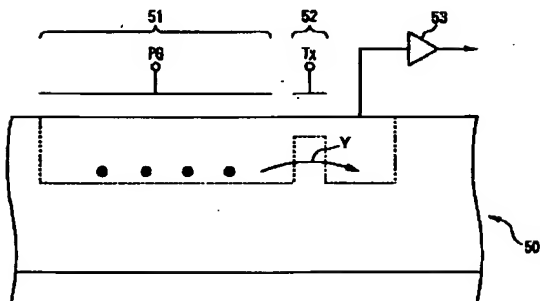
【図3】



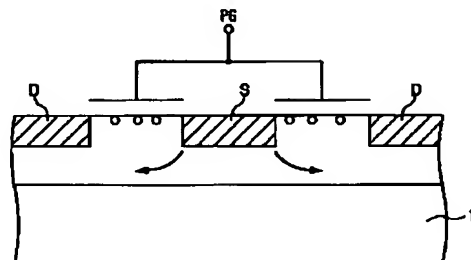
【図4】



【図5】



【図6】



フロントページの続き

(51)Int.Cl.⁷
H04N 5/335

識別記号

FI
H01L 31/10

テーマコード(参考)

G
E
A

Fターム(参考) 4M118 AA03 AA05 AB01 BA06 BA30
CA05 CA07 CA19 FA06 FA33
5B047 AA01 BB02 CA05 CB07 DA01
EB03
5C024 AX01 CX03 GY31 GY41 GY45
5C051 AA01 BA02 DA03 DB08 DB15
DE02 DE03 DE17
5F049 MA04 MA14 MB01 MB02 NA01
NA04 NB05 RA08 UA13 UA14